

DERWENT-ACC-NO: 2002-221640

DERWENT-WEEK: 200228

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Thin film manufacturing apparatus has susceptor with groove following periphery of circular counterbore material, such that peripheral edge of substrate rests entirely in groove when substrate is mounted

PATENT-ASSIGNEE: NEC KANSAI LTD [KANN]

PRIORITY-DATA: 2000JP-0190453 (June 26, 2000)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 2002009002 A	January 11, 2002	N/A	005	H01L 021/205

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2002009002A	N/A	2000JP-0190453	June 26, 2000

INT-CL (IPC): C23C016/458, H01L021/205 , H01L021/68

ABSTRACTED-PUB-NO: JP2002009002A

BASIC-ABSTRACT:

NOVELTY - A circular counterbore material (14) is provided to the main surface of a susceptor (15). The susceptor has a groove (21) following the peripheral edge of the circular counterbore material. A semiconductor substrate (1) is mounted on the counterbore material, such that the peripheral edge of the substrate rests entirely in the groove.

USE - Thin film manufacturing apparatus.

ADVANTAGE - Attains uniform film quality and film thickness. Has detachable L-shaped covering which allows simple exchange of the counterbore material when sediments are collected.

DESCRIPTION OF DRAWING(S) - The figure shows the enlarged plan view and the expanded sectional view of a semiconductor substrate mounted on a susceptor.

Semiconductor substrate 1

Circular counterbore material 14

Susceptor 15

Groove 21

CHOSEN-DRAWING: Dwg.2/6

TITLE-TERMS: THIN FILM MANUFACTURE APPARATUS SUSCEPTIBILITY GROOVE FOLLOW PERIPHERAL CIRCULAR COUNTERBORE MATERIAL PERIPHERAL EDGE SUBSTRATE REST GROOVE SUBSTRATE MOUNT

DERWENT-CLASS: U11

EPI-CODES: U11-C01B; U11-F02A2;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2002-170167

(19)日本国特許庁(JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-9002

(P2002-9002A)

(43)公開日 平成14年1月11日(2002.1.11)

(51)Int.Cl.⁷

識別記号

FI

テームト*(参考)

H01L 21/205

H01L 21/205

4K030

C23C 16/458

C23C 16/458

5F031

H01L 21/68

H01L 21/68

N 5F045

審査請求 未請求 請求項の数4 O L (全5頁)

(21)出願番号 特願2000-190453(P2000-190453)

(71)出願人 000156950

関西日本電気株式会社

滋賀県大津市晴嵐2丁目9番1号

(22)出願日 平成12年6月26日(2000.6.26)

(72)発明者 奥田 純也

滋賀県大津市晴嵐2丁目9番1号 関西日

本電気株式会社内

Fターム(参考) 4K030 BA29 CA04 FA10 GA02 KA04

KA24 KA45 LA15

5F031 CA02 HA05 HA07 HA25 MA28

MA29 MA32

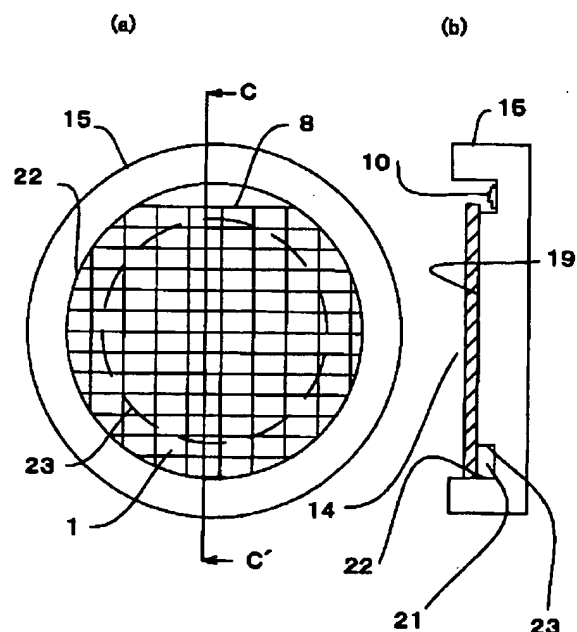
5F045 BB14 DP02 EM02

(54)【発明の名称】 薄膜形成装置

(57)【要約】

【課題】 従来の薄膜形成装置に配置されたサセプタ表面に形成された座ぐり部は円形であり半導体基板のオリエンテーションフラット部において露出するため、薄膜形成時に堆積物が溜まり座ぐり部主面と半導体基板との間に隙間が生じたり半導体基板が傾くため水平度が悪くなった。

【解決手段】 サセプタ15には、半導体基板1の所定の半径よりやや大きい半径の円形をした座ぐり部14が設けられており、さらに座ぐり部14内に座ぐり部14外周縁に沿った溝21を有しており、溝21の外側周縁22は座ぐり部14外周縁に一致した形状であり、溝21の内側周縁23は半導体基板1の中心からオリエンテーションフラット部8に下ろした垂線の長さから座ぐり部14と半導体基板1との余裕寸法を差し引いた長さを半径とする円形よりもやや小さい半径の円形であり、溝の断面が矩形であることを特徴とする薄膜形成装置。



1

【特許請求の範囲】

【請求項1】サセプタ表面に設けられた座ぐり部に載置して薄膜形成を行う半導体基板の薄膜形成装置において、

前記サセプタが座ぐり部内にその外周縁に沿う溝を有し、前記座ぐり部に所定半径の半導体基板を載置したとき、半導体基板の全周縁が常に前記溝上になるようにしたことを特徴とする薄膜形成装置。

【請求項2】前記溝の内側周縁の形状が、前記半導体基板の中心からオリエンテーションフラット部に下ろした垂線の長さから前記座ぐり部と前記半導体基板との余裕寸法を差し引いた長さよりやや小さい半径の円形であることを特徴とする請求項1に記載の薄膜形成装置。

【請求項3】前記溝内に、前記溝底部と前記溝および座ぐり部の外周縁とを被覆するリング状で断面がL型の着脱自在な被覆体を有することを特徴とする請求項1に記載の薄膜形成装置。

【請求項4】前記溝の内側周縁の形状が、前記半導体基板の中心からオリエンテーションフラット部に下ろした垂線の長さから前記被覆体と前記半導体基板との余裕寸法を差し引いた長さよりやや小さい半径の円形であることを特徴とする請求項3に記載の薄膜形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、サセプタ表面に設けられた座ぐり部に載置して薄膜形成を行う半導体基板の薄膜形成装置に関する。

【0002】

【従来の技術】従来の薄膜形成装置の一例としての縦形CVD炉について、要部断面図を示す図4と、サセプタに半導体基板が載置された状態の拡大平面図を示す図5(a)と、図5(a)におけるA-A'線の拡大断面図を示す図5(b)と、座ぐり部に堆積した堆積物の上に半導体基板のオリエンテーションフラット部以外の部分が載置された状態の拡大平面図を示す図6(a)と、図6(a)におけるB-B'線の拡大断面図を示す図6(b)とを参照して説明する。図4において半導体基板1の上に例えばシリコン層を成長させるCVD炉2は、薄膜形成処理室としてのチャンバー3と、チャンバー3内に半導体基板1の半径よりやや大きい半径の円形をした座ぐり部4が設けられたサセプタ5と、サセプタ5下方に配置され座ぐり部4に載置された半導体基板1をサセプタ5を通して加熱し所望のプロセス温度に保つRFコイル6と、化学反応により半導体基板1の表面にシリコン層を堆積させるために水素などのキャリアガスに混合されたシリコン材料ガスを半導体基板1上に流すガス供給口7a及び混合ガスを排気するガス排気口7bとで構成されている。上記のCVD炉2を用いてシリコン層を形成させるとき膜厚ならびに膜質の均一性を確保するためには半導体基板1表面の温度分布を均一にすること

2

と半導体基板1の水平度が重要であり、このため半導体基板1と座ぐり部主面9との密着性の確保が必要となる。

【0003】図5(a)、図5(b)において座ぐり部4の形状は半導体基板1外周の位置を規定するように半導体基板1外周より少しだけ大きい円形となっている。半導体基板1のオリエンテーションフラット部8についてもオリエンテーションフラット部8に沿った弦形状ではなく円形であるのは半導体基板1を載置する際、オリエンテーションフラット部8に対する回転方向の位置出しをする必要がなく載置作業を容易にするためである。このため半導体基板1がサセプタ5に載置された状態ではオリエンテーションフラット部8については座ぐり部主面9の一部が露出することになる。この露出部分は特定の部分のみがいつも露出するのではなく、次々と交換され載置される半導体基板1ごとに不定であり必ずしも同じ部分とはならない。また、この不定な露出部分には薄膜形成を繰り返す内に不所望にシリコン層が逐次堆積していき厚い堆積物10が形成されてしまうことになる。堆積物10が厚く堆積した部分に半導体基板1のオリエンテーションフラット部8以外の部分が載置されると図6(a)、図6(b)に示すように座ぐり部主面9と半導体基板1との間に隙間が生じることになる。なお、この場合、薄膜形成装置としてCVD炉2の例で説明したが、蒸着装置、MBE(分子線エピタキシャル)装置、LPE(液相成長)装置などの薄膜形成装置についても、サセプタに設けられた座ぐり部の形状が半導体基板外形と不一致で大きい場合、半導体基板が載置された状態で座ぐり部主面の一部が露出する点で同様の問題を有している。

【0004】

【発明が解決しようとする課題】従来の薄膜形成装置に配置されたサセプタ表面に設けられた座ぐり部主面は半導体基板が載置された状態において半導体基板のオリエンテーションフラット部で一部が露出するため薄膜形成の際に露出部分に不所望な堆積物が逐次堆積していくことが避けられない。この堆積物が厚くなり、その上に半導体基板のオリエンテーションフラット部以外の部分が載置されたとき、座ぐり部主面と半導体基板との間に隙間が生じ密着性が悪くなり均一な温度分布が得られなくなる。また、堆積物により半導体基板が傾き水平度が悪化することになる。これにより半導体基板に形成される薄膜の膜厚や膜質に偏りが生じ再現性のよい量産ができなくなる。本発明の課題は、座ぐり部内に外周縁に沿う溝を設けることで溝に堆積物を溜め、堆積物により半導体基板と座ぐり部主面との間に隙間が生じ半導体基板が傾き水平度が悪化することを防止するものである。

【0005】

【課題を解決するための手段】本発明は上記課題を解決するために提案されたもので、サセプタ表面に設けられ

3

た座ぐり部に載置して薄膜形成を行う半導体基板の薄膜形成装置において、サセプタが座ぐり部内に外周縁に沿う溝を有し、座ぐり部に所定半径の半導体基板を載置したとき、半導体基板の全周縁が常に溝上になるようにしたことを特徴とする薄膜形成装置である。

【0006】

【発明の実施の形態】サセプタ表面に設けられた座ぐり部に載置して薄膜形成を行う半導体基板の薄膜形成装置としては、一般的なCVD炉、蒸着装置、MBE（分子線エピタキシャル）装置、LPE（液相成長）装置などがある。半導体基板としては、例えばシリコン基板やガリウム砒素基板などである。また、形成される薄膜はシリコン層やガリウム砒素層などの半導体層の他に金属層でもよい。サセプタが座ぐり部内に外周縁に沿う溝を有し、座ぐり部に所定半径の半導体基板を載置したとき、半導体基板の全周縁が常に溝上になるような溝としては、溝の外側周縁は座ぐり部の外周縁に一致した形状とし、溝の内側周縁は半導体基板が載置された状態で半導体が座ぐり部内の余裕範囲内のどこに片寄って位置したときにおいても座ぐり部主面が露出しない大きさであればよい。溝の内側周縁の形状は特に円形に限るものではないが小さすぎると座ぐり部主面と半導体基板の接触面積が減少するので熱伝導に悪影響を及ぼすのでできるだけ大きいほうがよい。溝の深さは薄膜形成時に座ぐり部主面が露出する部分に不所望に堆積する堆積物を充分溜める深さがあればよく溝の断面形状についても矩形に限らないが溜まった堆積物を除去しやすい形状にしておくことが望ましい。また、さらに溝内に溝底部と溝および座ぐり部外周縁とを被覆するリング状で断面がL型の着脱自在な被覆体を有する構造にしておく溝に堆積物が堆積したとき被覆体を交換するだけで済むので交換作業が簡便である。被覆体の取り付け方法は交換作業が容易な一般的なねじ止めや圧入でよい。サセプタ下方に配置され座ぐり部に載置された半導体基板をサセプタを通して加熱し所望のプロセス温度に保つ熱源としては、一般的なRFコイルまたは、赤外線ランプなどでよい。化学反応により半導体基板の表面に例えばシリコン層を堆積させるために水素などのキャリアガスに混合されたシリコン材料ガスを半導体基板上に流すガス供給口及びその混合ガスを排気するガス排気口としては、混合ガスの供給と排気がそれぞれ充分できる開口面積を有していればよい。上記の構成要素で構成された薄膜形成装置である。

【0007】

【実施例1】本発明に基づく薄膜形成装置の実施例1を、要部断面図として示す図1と、サセプタに半導体基板が載置された状態の拡大平面図を示す図2(a)と、図2(a)におけるC-C'線の拡大断面図を示す図2(b)とを参照して説明する。図4、図5(a)、図5(b)と同一部分については同一符号を付して説明を省略する。図1において縦形CVD炉2は、薄膜形成処理

4

室としてのチャンバー3と、チャンバー3内に配置されたサセプタ15と、サセプタ15下方近傍に配置され座ぐり部14に載置された半導体基板1をサセプタ15を通して加熱し所望のプロセス温度に保つRFコイル6と、化学反応により半導体基板1の表面にシリコン層を堆積させるために水素などのキャリアガスに混合されたシリコン材料ガスを半導体基板1上に流すガス供給口7a及び混合ガスを排気するガス排気口7bとで構成されている。サセプタ15には、その表面にオリエンテーションフラット部8を有する半導体基板1の所定の半径よりやや大きい半径の円形をした座ぐり部14が設けられており、さらに座ぐり部14内に座ぐり部14外周縁に沿った溝21を有している。図2(a)、図2(b)に示すように溝21の外側周縁22は座ぐり部14外周縁に一致した形状であり、溝21の内側周縁23は、半導体基板1の中心からオリエンテーションフラット部8に下ろした垂線の長さから座ぐり部14と半導体基板1との余裕寸法を差し引いた長さを半径とする円形よりもやや小さい半径の円形であり、溝21の断面が矩形である。この溝21を設けることで座ぐり部主面19があまり小さくならず半導体基板1への熱伝導をほとんど悪化させることなく不所望な堆積物10は溝21の中に溜められるので半導体基板1を傾けることはない。

【0008】

【実施例2】本発明に基づく薄膜形成装置の実施例2を説明する。実施例1とはサセプタのみ異なるので、サセプタに半導体基板が載置された状態の拡大平面図を示す図3(a)と、図3(a)におけるD-D'線の拡大断面図を示す図3(b)とを参照して説明する。図1、2(a)、図2(b)と同一部分については同一符号を付して説明を省略する。サセプタ35は、その表面にオリエンテーションフラット部8を有する半導体基板1の所定の半径よりやや大きい半径の円形をした座ぐり部34が設けられており、さらに座ぐり部34内に座ぐり部34外周縁に沿った溝41を有している。また、溝41内には溝41底部と溝41および座ぐり部34外周縁とを被覆するリング状で断面がL型の着脱自在な被覆体44が圧入されている。溝41の外側周縁42は座ぐり部34外周縁に一致した形状であり、溝41の内側周縁43は半導体基板1の中心からオリエンテーションフラット部8に下ろした垂線の長さから被覆体44と半導体基板1との余裕寸法を差し引いた長さを半径とする円形よりもやや小さい半径の円形であり、溝41の断面が矩形である。この溝41を設けることで座ぐり部主面39があまり小さくならず半導体基板1への熱伝導をほとんど悪化させることなく不所望な堆積物10は溝41の中に溜められるので半導体基板1を傾けることはない。また、堆積物10が溜まった場合、被覆体44のみ交換すればよい。

【0009】また、上記の実施例1、実施例2において

は、薄膜形成装置として縦形CVD炉のサセプタを用いて説明したが、本発明は、これに限るものではなく、一度に多数枚の半導体基板を載置できるバレル形薄膜形成装置のサセプタにおいても同様の作用を奏するものであることは言うまでもない。

【0010】

【発明の効果】本発明の薄膜形成装置によれば、半導体基板が載置されるサセプタ表面に設けられた座ぐり部の外周縁に堆積物を溜める溝が設けられているため、座ぐり部の露出部分に溜まる堆積物上に半導体基板が乗り上げて傾くことなく、座ぐり部主面と半導体基板との密着性が確保されると同時に半導体基板の水平度が維持され、均一な膜質と膜厚の薄膜形成がなされることになる。また、溝の内側周縁が、半導体基板の中心からオリエンテーションフラット部に下ろした垂線の長さから座ぐり部と半導体基板との余裕寸法を差し引いた長さを半径とする円形である場合、溝による半導体基板と座ぐり部主面の接触面積の減少をより少なくできるため半導体基板内の温度分布への悪影響を最も少なく出来る。さらに、溝内に溝の底部と座ぐり部外周縁とを被覆する断面がL型のリング状の着脱自在な被覆体を有する構造にすると、堆積物が溜まったとき交換が容易である。

【図面の簡単な説明】

【図1】 本発明に基づく薄膜形成装置の実施例1の要

部断面図

【図2】 (a) 本発明に基づく薄膜形成装置の実施例1のサセプタに半導体基板が載置された状態の拡大平面図

(b) 図2(a)におけるC-C'線の拡大断面図

【図3】 (a) 本発明に基づく薄膜形成装置の実施例2のサセプタに半導体基板が載置された状態の拡大平面図

(b) 図3(a)におけるD-D'線の拡大断面図

10 【図4】 従来技術の薄膜形成装置の要部断面図

【図5】 (a) 従来技術の薄

【図6】 (a) 従来技術の薄膜形成装置のサセプタに堆積した堆積物の上に半導体基板が載置された状態の拡大平面図

(b) 図6(a)におけるB-B'線の拡大断面図

【符号の説明】

14, 34 座ぐり部

15, 35 サセプタ

19, 39 座ぐり部主面

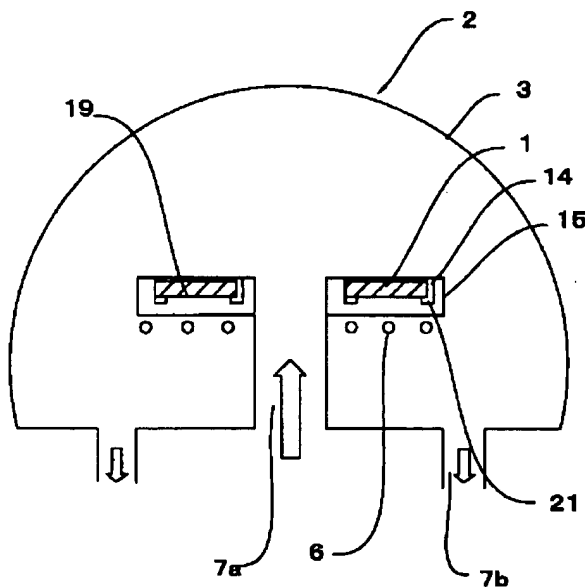
20 21, 41 溝

22, 42 溝の外側周縁

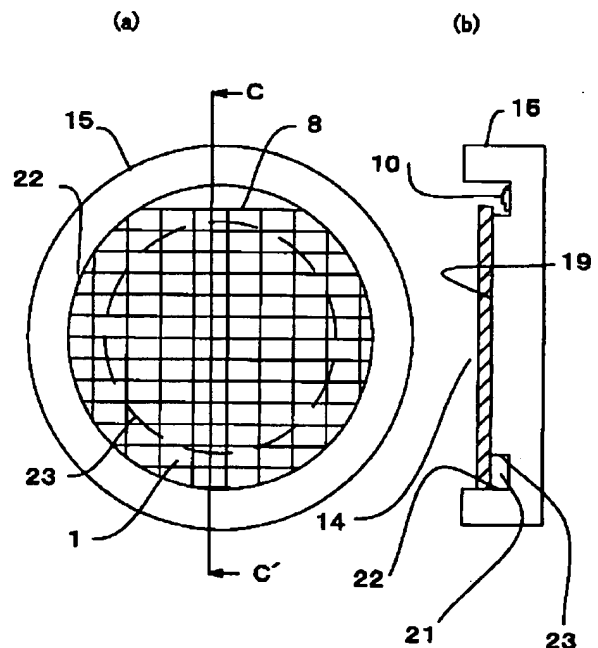
23, 43 溝の内側周縁

44 被覆体

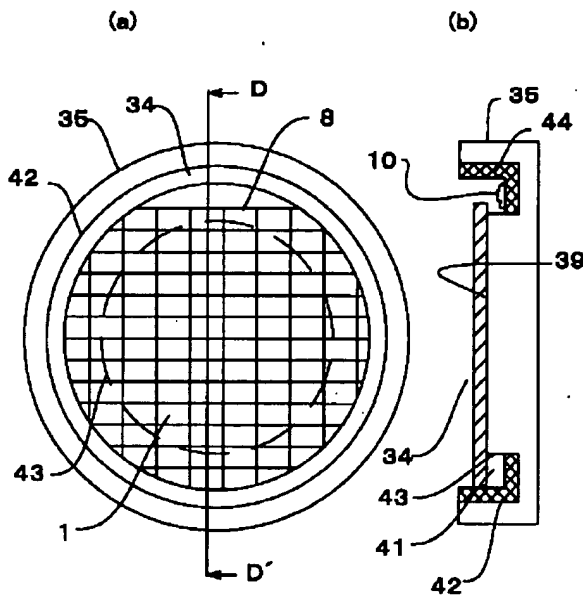
【図1】



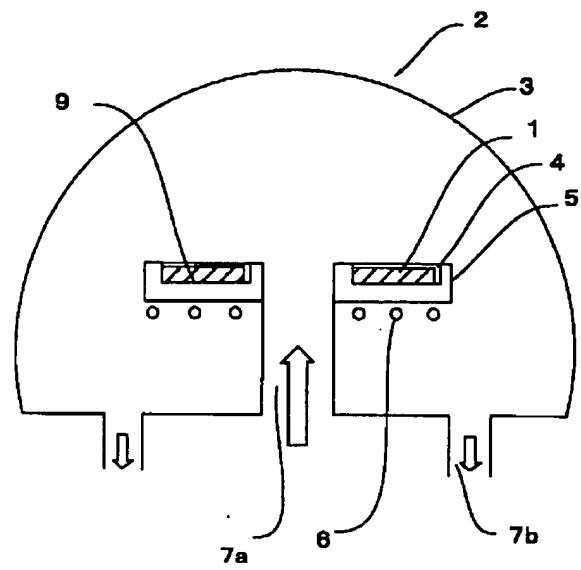
【図2】



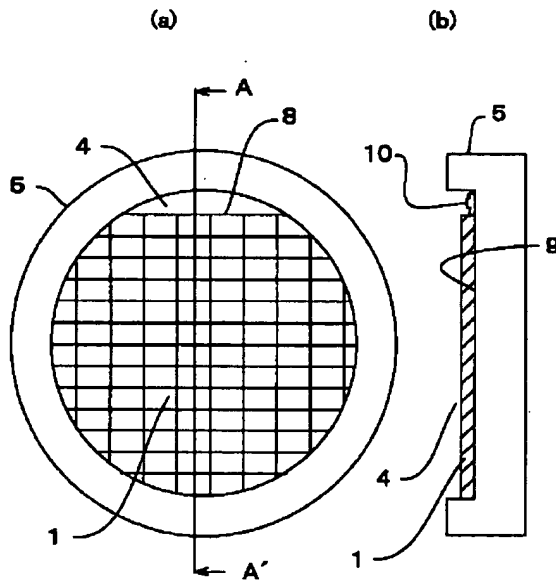
【図3】



【図4】



【図5】



【図6】

